

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年 1月28日
Date of Application:

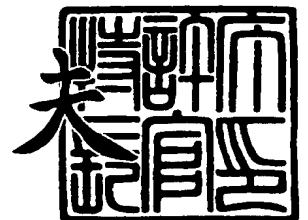
出願番号 特願2003-019126
Application Number:
[ST. 10/C]: [JP 2003-019126]

出願人 セイコーエプソン株式会社
Applicant(s):

2003年11月20日

特許庁長官
Commissioner,
Japan Patent Office

今井 康



出証番号 出証特2003-3096287

【書類名】 特許願

【整理番号】 J0095069

【提出日】 平成15年 1月28日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 29/786
H01L 21/336

【発明者】

【住所又は居所】 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

【氏名】 木村 睦

【特許出願人】

【識別番号】 000002369

【氏名又は名称】 セイコーエプソン株式会社

【代理人】

【識別番号】 100095728

【弁理士】

【氏名又は名称】 上柳 雅誉

【連絡先】 0 2 6 6 - 5 2 - 3 1 3 9

【選任した代理人】

【識別番号】 100107076

【弁理士】

【氏名又は名称】 藤綱 英吉

【選任した代理人】

【識別番号】 100107261

【弁理士】

【氏名又は名称】 須澤 修

【手数料の表示】

【予納台帳番号】 013044

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0109826

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 薄膜素子の製造方法、薄膜トランジスタ回路、アクティブマトリクス型表示装置、電気光学装置および電子機器

【特許請求の範囲】

【請求項 1】 第 1 の基板上に形成された複数の機能素子の少なくとも 1 つを含む素子チップを、可曲性を有する第 2 の基板に転写する工程を含む薄膜素子の製造方法であって、

前記素子チップの外形は矩形であり、

前記素子チップの短辺と、前記第 2 基板が曲げられる方向とが、一致していることを特徴とする薄膜素子の製造方法。

【請求項 2】 前記機能素子が薄膜トランジスタであることを特徴とする請求項 1 に記載の薄膜素子の製造方法。

【請求項 3】 請求項 2 に記載の薄膜素子の製造方法によって製造された薄膜トランジスタを備えた薄膜トランジスタ回路基板。

【請求項 4】 請求項 3 に薄膜トランジスタ回路を、アクティブマトリクス素子として用いることを特徴とするアクティブマトリクス型表示装置。

【請求項 5】 請求項 3 に記載の薄膜トランジスタ回路基板を備えた電気光学装置。

【請求項 6】 請求項 5 に記載の電気光学装置を備えた電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、機能素子等の薄膜素子の基板間転写技術を応用した薄膜素子の製造方法、並びに薄膜トランジスタ回路およびこれを備えたアクティブマトリクス型表示装置、電気光学装置、電子機器に関する。

【0002】

【従来の技術】

機能素子、例えば、薄膜トランジスタや有機エレクトロルミネッセンス素子と、この機能素子間の配線や支持基板を備えた電子回路では、機能素子は全体の一

部分で、それ以外は配線や支持基板である場合が少なくない。この電子回路を、機能素子と配線や支持基板を一体として同一の製造プロセスを経て製造する場合には、高機能の機能素子を作成するための高度で複雑な製造プロセスが必要とされるため、一般的に、製造コストが高額になる。

【0003】

しかしながら、配線や支持基板だけのためには、高度で複雑な製造プロセスは必要とされず、製造コストは安価である。もし、機能素子と、配線や支持基板を別個に作成し、必要とされる部分にだけ機能素子を配置することができれば、全体として平均すれば、この電子回路の製造コストを低減することが可能である。

【0004】

そこで、第1基板上に機能素子が形成され、第2基板上に配線が形成され、第1基板上から機能素子をひとつ以上含む素子チップが剥離され、第2基板上へ転写される、電子回路、また、この電子回路において、機能素子が薄膜トランジスタである薄膜トランジスタ回路、また、この薄膜トランジスタ回路において、薄膜トランジスタをアクティブマトリクス素子として用いることを特徴とする、アクティブマトリクス型表示装置が開発されている。

【0005】

この方法によれば、必要とされる部分にだけ機能素子を配置することができるので、全体として平均すれば、この電子回路や薄膜トランジスタ回路やアクティブマトリクス型表示装置の製造コストを低減することが可能である。なお、このとき、剥離や転写のプロセスとしては、レーザーアビュレーションや接着剤が用いられる。（例えば非特許文献参照）

図1は、剥離転写方法の工程図である。第1基板11上に、剥離層12を介して、機能素子13が形成される。第2基板21上に、配線22とパッド23が形成される。第1基板11上から、機能素子13をひとつ以上含む素子チップ14が、レーザー31の照射でレーザーアビュレーションにより剥離される。第2基板21上には、あらかじめ接着剤32が塗布してあり、素子チップ14は、第2基板21上に転写される。

【0006】

図2は、素子チップの平面図である。素子チップ14の形状は矩形であり、第1基板11上に配置されている。

【0007】

【非特許文献】

T. Shimoda, et al, Techn. Dig. IEDM 1999, 289、S. Utsunomiya, et al, Dig . Tech. Pap. SID 2000、916、T. Shimoda, Proc. Asia Display / IDW '01, 327、S. Utsunomiya, et al, Proc. Asia Display / IDW '01, 339

【0008】

【発明が解決しようとする課題】

第1基板から、機能素子をひとつ以上含む素子チップが剥離されて、実使用基板である第2基板上へ転写されることにより製造される薄膜回路では、その使用時において、この第2基板が曲げられて使用される場合がある。

【0009】

こういった使用の形態にあわせるため、第2基板や配線を可曲なもので形成すれば、可曲可能な電子回路や薄膜トランジスタ回路やアクティブマトリクス型表示装置を容易に得ることができるわけである。

【0010】

しかしながらこの場合、第2基板が曲げられて使用されるときに、第2基板から素子チップが剥れてしまったり、素子チップが割れてしまったりすることが懸念される。

【0011】

そこで本発明は、上述の薄膜回路、あるいは電子回路、薄膜トランジスタ回路やアクティブマトリクス型表示装置等において、第2基板から素子チップが剥れたり、素子チップが割れたりしないようにすることを目的とするものである。

【0012】

【課題を解決するための手段】

上記課題を解決するため本発明においては、第1の基板上に形成された複数の機能素子の少なくとも1つを含む素子チップを、可曲性を有する第2の基板に転写する工程を含む薄膜素子の製造方法であって、前記素子チップの外形は矩形で

あり、前記素子チップの短辺と、前記第 2 基板が曲げられる方向とが、一致していることを特徴とする。

【0013】

このような構成にて製造される素子チップを搭載する基板では、素子チップの長辺と、前記第 2 基板が曲げられる方向とが、一致している時に比べて、第 2 基板から素子チップが剥れてしまったり、素子チップが割れてしまったりしにくくすることができる。

【0014】

また本発明においては、前記機能素子が薄膜トランジスタであることが好ましく、この場合において本発明では上述の効果を承継した薄膜トランジスタ回路が提供される。

【0015】

さらに本発明においては、上記の薄膜トランジスタ回路において、薄膜トランジスタをアクティブマトリクス素子として用いることを特徴とするアクティブマトリクス型表示装置が提供される。

【0016】

このような薄膜トランジスタ回路ならば、上述の効果を継承したアクティブマトリクス型表示装置を得ることができる。

【0017】

また、本発明においては、本発明の薄膜素子の製造方法を用いて製造された薄膜トランジスタ回路を搭載した電気光学装置および電子機器が提供される。

【0018】

なお、本発明の思想の一部は、素子チップの剥離や転写が、他の方法による場合でも、有効であることは言うまでもない。

【0019】

【発明の実施の形態】

以下、本発明の好ましい実施の形態を説明する。なお、転写方法に関する一連の態様に関しては、出願人が開示した、特願 2 0 0 1 - 2 8 2 4 2 3 号、特願 2 0 0 1 - 2 8 2 4 2 4 号等においても記載されている。

【0020】

(第1の実施例)

本発明の薄膜素子の製造方法において、従来技術と重複する部分は図1を用いて説明する。

【0021】

まず図1のごとく、第1の基板に形成された機能素子13を第2の基板に転写して薄膜素子を形成する点においては従来と同様である。

【0022】

まず第1基板11上に、剥離層12を介して、機能素子13が形成される。

【0023】

ここで剥離層は、後述する照射光を吸収し、その層内および／または界面において剥離（以下、「層内剥離」、「界面剥離」と言う）を生じるような性質を有するものである。なお、第1の基板11上の全面に形成されているが、とくにこれに限定されることはなく、例えば剥離層12は、素子チップごとに区分けされていてもよい。この剥離層12は、組成または特性の異なる少なくとも2つの層を含んでおり、特に、照射光を吸収する光吸収層と、該光吸収層とは組成または特性の異なる他の層とを含んでいるのが好ましい。また、前記他の層は、照射光を遮光する遮光層（反射層）であるのが好ましい。この遮光層は、光吸収層に対し照射光の入射方向と反対側に位置しており、照射光を反射または吸収して、照射光が被転写層側へ侵入するのを阻止または抑制する機能を発揮する。

【0024】

本実施例では、遮光層として、照射光を反射する反射層を、剥離層に対し光の照射側と反対側に形成してもよい。この反射層は、照射光を好ましくは10%以上、より好ましくは30%以上の反射率で反射し得るものであればよい。このような反射層としては、単層または複数の層よりなる金属薄膜、屈折率の異なる複数の薄膜の積層体よりなる光学薄膜等が挙げられるが、形成が容易である等の理由から、主に金属薄膜で構成されているのが好ましい。

【0025】

金属薄膜の構成金属としては、例えば、Ta、W、Mo、Cr、Ni、Co、

Ti、Pt、Pd、Ag、Au、Al等、あるいはこれらのうちの少なくとも1種を基本成分とする合金が挙げられる。合金を構成する好ましい添加元素としては、例えば、Fe、Cu、C、Si、Bが挙げられる。これらを添加することにより、熱伝導率や反射率を制御することができる。また、反射層を物理蒸着により形成する場合、ターゲットを簡単に製造することができるという利点もある。さらに、合金化することで、純金属より材料の入手が容易であり、かつ低コストであるという利点もある。また、このような反射層（遮光層）の厚さは、特に限定されないが、通常、10nm～10 μ m程度が好ましく、50nm～5 μ m程度がより好ましい。この厚さが厚過ぎると、反射層の形成に時間がかかり、また、後に行われる反射層の除去にも時間がかかる。また、この厚さが薄過ぎると、膜組成によっては遮光効果が不十分となる場合がある。

【0026】

光吸収層は、剥離層の剥離に寄与する層であり、照射光を吸収し、当該光吸収層を構成する物質の原子間または分子間の結合力が消失または減少すること、現象論的には、アブレーション等を生ぜしめることにより層内剥離および／または界面剥離に至る。

【0027】

さらに、照射光の照射により、光吸収層から気体が放出され、剥離効果が発現される場合もある。すなわち、光吸収層に含有されていた成分が気体となって放出される場合と、剥離層が光を吸収して一瞬気体になり、その蒸気が放出され、剥離に寄与する場合とがある。

【0028】

このような光吸収層の組成としては、例えば次のようなものが挙げられる。

【0029】

① 非晶質シリコン (a-Si)

この非晶質シリコン中には、H（水素）が含有されていてもよい。この場合、Hの含有量は、2at%以上程度であるのが好ましく、2～20at%程度であるのがより好ましい。このように、Hが所定量含有されていると、照射光の照射により、水素が放出され、剥離層に内圧が発生し、それが上下の薄膜を剥離する力と

なる。

【0030】

非晶質シリコン中のHの含有量は、成膜条件、例えばCVDにおけるガス組成、ガス圧、ガス雰囲気、ガス流量、温度、基板温度、投入パワー等の条件を適宜設定することにより調整することができる。

【0031】

② 酸化ケイ素またはケイ酸化合物、酸化チタンまたはチタン酸化合物、酸化ジルコニウムまたはジルコン酸化合物、酸化ランタンまたはランタン酸化合物等の各種酸化物セラミックス、誘電体（強誘電体）あるいは半導体、酸化ケイ素としては、 SiO 、 SiO_2 、 Si_3O_2 が挙げられ、ケイ酸化合物としては、例えば K_2SiO_3 、 Li_2SiO_3 、 CaSiO_3 、 ZrSiO_4 、 Na_2SiO_3 が挙げられる。

【0032】

酸化チタンとしては、 TiO 、 Ti_2O_3 、 TiO_2 が挙げられ、チタン酸化合物としては、例えば、 BaTiO_4 、 BaTiO_3 、 $\text{Ba}_2\text{Ti}_9\text{O}_{20}$ 、 $\text{BaTi}_5\text{O}_{11}$ 、 CaTiO_3 、 SrTiO_3 、 PbTiO_3 、 MgTiO_3 、 ZrTiO_2 、 SnTiO_4 、 Al_2TiO_5 、 FeTiO_3 が挙げられる。

【0033】

酸化ジルコニウムとしては、 ZrO_2 が挙げられ、ジルコン酸化合物としては、例えば BaZrO_3 、 ZrSiO_4 、 PbZrO_3 、 MgZrO_3 、 K_2ZrO_3 が挙げられる。

【0034】

③ PZT、PLZT、PLLZT、PBZT等のセラミックスあるいは誘電体（強誘電体）

④ 窒化珪素、窒化アルミ、窒化チタン等の窒化物セラミックス

⑤ 有機高分子材料

有機高分子材料としては、 $-\text{CH}-$ 、 $-\text{CH}_2-$ 、 $-\text{CO}-$ （ケトン）、 $-\text{CONH}-$ （アミド）、 $-\text{NH}-$ （イミド）、 $-\text{COO}-$ （エステル）、 $-\text{N}=\text{N}-$ （アゾ）、 $-\text{CH}=\text{N}-$ （シフ）等の結合（照射光7の照射によりこれらの結

合が切断される)を有するもの、特にこれらの結合を多く有するものであればいかなるものでもよい。具体的には、例えば、ポリエチレン、ポリプロピレンのようなポリオレフィン、ポリイミド、ポリアミド、ポリエステル、ポリメチルメタクリレート (PMMA)、ポリフェニレンサルファイド (PPS)、ポリエーテルスルホン (PES)、エポキシ樹脂等が挙げられる。

【0035】

⑥ 金属

金属としては、例えば、Al、Li、Ti、Mn、In、Snや、Y、La、Ce、Nd、Pr、Sm、Gdのような希土類金属、またはこれらのうちの少なくとも1種を含む合金が挙げられる。

【0036】

⑦ 水素吸蔵合金

具体例としては、LaNi₅のような希土類遷移金属化合物の水素吸蔵合金またはTi系、Ca系の水素吸蔵合金に水素を吸蔵させたものが挙げられる。

【0037】

⑧ 窒素吸蔵合金

具体例としては、Sm-Fe系、Nd-Co系のような希土類鉄、希土類コバルト、希土類ニッケルや、希土類マンガン化合物に窒素を吸蔵させたものが挙げられる。

【0038】

また、光吸収層21の厚さは、剥離目的や剥離層の組成、層構成、形成方法等の諸条件により異なるが、通常は、1nm～20μm程度であるのが好ましく、10nm～2μm程度であるのがより好ましく、40nm～1μm程度であるのがさらに好ましい。

【0039】

光吸収層の膜厚が小さすぎると、成膜の均一性が損なわれ、剥離にムラが生じることがあり、また、膜厚が厚すぎると、良好な剥離性を確保するために、照射光のパワー(光量)を大きくする必要があるとともに、後に剥離層を除去する際にその作業に時間がかかる。なお、光吸収層および反射層の膜厚は、できるだけ

均一であるのが好ましい。

【0040】

また、前記と同様の理由から、剥離層の合計厚さは、 $2\text{ nm} \sim 50\text{ }\mu\text{ m}$ 程度であるのがより好ましく、 $20\text{ nm} \sim 20\text{ }\mu\text{ m}$ 程度であるのがさらに好ましい。

【0041】

剥離層 12 を構成する層の形成方法は、特に限定されず、膜組成や膜厚等の諸条件に応じて適宜選択される。例えば、CVD (MOCVD、低圧CVD、ECR-CVDを含む)、蒸着、分子線蒸着 (MB)、スパッタリング、イオンプレーティング、PVD等の各種気相成膜法、電気メッキ、浸漬メッキ (ディッピング)、無電解メッキ等の各種メッキ法、ラングミュア・ブロッジェット (LB) 法、スピコート、スプレーコート、ロールコート等の塗布法、各種印刷法、転写法、インクジェット法、粉末ジェット法等が挙げられ、これらのうちの2以上を組み合わせ形成することもできる。なお、光吸収層と反射層の形成方法は、同一でも異なってもよく、その組成等に応じて適宜選択される。

【0042】

例えば、光吸収層の組成が非晶質シリコン (a-Si) の場合には、CVD、特に低圧CVDやプラズマCVDにより成膜するのが好ましい。

【0043】

また、光吸収層をゾルゲル法によるセラミックスで構成する場合や、有機高分子材料で構成する場合には、塗布法、特にスピコートにより成膜するのが好ましい。

【0044】

また、金属薄膜による反射層は、蒸着、分子線蒸着 (MB)、レーザアブレーション蒸着、スパッタリング、イオンプレーティング、前記各種メッキ等により形成するのが好ましい。

【0045】

また、剥離層 12 を構成する各層の形成は、それぞれ、2工程以上の工程 (例えば、層の形成工程と熱処理工程) で行われてもよい。

【0046】

これと平行して、あるいは別工程にて、第2基板21上に、配線22とパッド23が形成される。

【0047】

そして第1基板11上から、機能素子13を1つ以上含む素子チップ14が、レーザー31の照射でレーザーアビュレーションにより剥離される。第2基板21上には、あらかじめ接着剤32が塗布してあり、素子チップ14は、第2基板21上に転写される。

【0048】

なお第1基板に機能素子を1つ以上含む素子チップ14や剥離層12を形成する工程とは別に、第2基板21上に、配線22とパッド23が形成される。

【0049】

もちろん予め配線22とパッド23が形成された第2基板21を別途用意しておいてもよい。

【0050】

図3は、本発明の実施例としての、素子チップの短辺と基板が曲げられる方向とが一致している電子回路の、(a)概観図と(b)素子チップと基板の接着部分の拡大図である。ここでは、素子チップ14の外形の形状は矩形であり、この素子チップ14の短辺と、第2基板21が曲げられる方向とが、一致している。

【0051】

すなわち、上記構造を採用することにより、第2基板21の曲率半径に対して、比較的素子チップ14の接触長が短いので、第2基板21から素子チップ14が剥れてしまったり、素子チップ14が割れてしまったりしにくくすることができるのである。

【0052】

図4は、本発明の比較例としての、素子チップの長辺と基板が曲げられる方向とが一致している電子回路の、(a)概観図と(b)素子チップと基板の接着部分の拡大図である。

【0053】

このような構造では、図4からもわかるとおり、第2基板21の曲率半径に対

して、素子チップ 1 4 の接触長が長いので、第 2 基板 2 1 から素子チップ 1 4 が剥れてしまったり、素子チップ 1 4 が割れてしまったりしやすくなる。

【 0 0 5 4 】

(本発明を用いて製造される機能素子の応用例)

図 5 は、本発明の薄膜素子の製造方法を応用した形態（薄膜トランジスタ回路をそなえた基板、アクティブマトリクス型基板）を示す図である。

【 0 0 5 5 】

本実施の形態は、上記図 3 において示すごとく素子チップが基板上に配置され、これに所定の配線が施されてアクティブマトリクス型基板等を構成するものである。

【 0 0 5 6 】

本実施の形態では、最終基板として、アクティブマトリクス型基板等の電子光学装置用の各種基板などの、基板上に導体からなる配線、回路パターンが形成されたものが用いられる。なお、（機能）素子 6 0 は、T F T の他、シフトレジスタ、D A コンバータ、S R A M、D R A M、電流補償回路、I C、L S I などの各種の回路単位を用いることもできる。

【 0 0 5 7 】

予め最終基板上に形成された配線 6 1，6 2 と素子 6 0 とを電氣的に接続するため、素子 6 0 の転写後に形成される導体からなる配線 6 3，6 4 は、例えば金線などの金属線のボンディング；レジスト膜やマスクとスパッタリング法、真空蒸着法、C V D 法、無電解メッキ法などの薄膜形成法と組み合わせた金属薄膜や I T O 薄膜などの導電材料のコーティング技術；塗布後に基板を熱処理することによって金属導体が形成される導電性塗布液を所定位置に塗布する印刷法；または前記導電性塗布液を用いるインクジェットコーティング法、などの方法を用いて形成することができ、特に導電性塗布液をインクジェットコーティング法によって所定位置に塗布した後、基板に熱処理を施して金属導体からなる回路を形成する方法が好ましい。

【 0 0 5 8 】

なお、もちろん配線 6 3，6 4 は、素子 6 0 の転写前に形成されていてもよく

、この場合は配線 6 1、6 2 と同じ工程にて配線 6 3、6 4 が形成できるため、工程の簡略化にもつながる。

【0059】

図 6 は、本発明を用いて製造される薄膜素子の応用例の第 2 の形態（電子ペーパー）を示す図である。

【0060】

例えば上記図 3 のごとく機能チップを形成した基板を電子ペーパーとして適用することができる。さらに本発明の電子ペーパーは、例えば電子ブックとして適用することが可能である。すなわち、複数枚の電子ペーパー 5 1 が、筐体であるバインダで綴じられることにより、バインダ型電子ブックを実現することができる。バインダ型電子ブックの外観が図 7（a）に示されている。同図においては、複数枚綴じられた電子ペーパー 5 1 が、筐体であるバインダ 5 3 に綴じられている。この場合、綴じられた各電子ペーパー 1 には、貫通孔 3 0 a、3 0 b が設けられ、これら貫通孔 3 0 a、3 0 b がバインダ 5 3 に設けられている棒状磁性体 4 a、4 b によって貫かれている。棒状磁性体 4 a、4 b は両端部がバインダ 5 3 に取り付けられており、その中間部分が分割できる構造になっていてもよい。この中間部分を分割した状態では、電子ペーパー 5 1 がバインダ 5 3 から脱着自在となる。つまり、棒状磁性体 4 a、4 b は、分割されている中間部分において開閉自在とし、電子ペーパー 5 1 の装着時に磁気の開ループを形成するように構成することもできる。

【0061】

バインダ 5 3 は同図（b）に示されているように、棒状磁性体 4 a、4 b に対応して設けられた制御用コイル 3 a、3 b と、これら制御用コイル 3 a、3 b に電流を流すためのアンプ部 3 c と、このアンプ部 3 c を制御するための CPU 部 3 d とを含んで構成されている。

【0062】

同図（c）に示されているように、電子ペーパー 5 1 は、表示領域 1 0 0 と、この表示領域 1 0 0 以外の位置で、かつ、上述した棒状磁性体 4 a、4 b に対応する位置に設けられた貫通孔 3 0 a、3 0 b とを有している。同図（d）には、

電子ペーパー 51 のより詳細な構成が示されている。同図に示されているように、貫通孔 30 a, 30 b の周囲にはループコイル 31 a, 31 b が内蔵され、これらループコイルの中心部を貫通孔が貫通している。これらループコイル 31 a, 31 b にはアンプ部 150 a が接続されており、ループコイル 31 a, 31 b において生じる電流がアンプ部 150 a に与えられる。アンプ部 150 a は、表示すべき内容に関するデータ等を非接触データ通信集積回路 150 に与える。集積回路 150 は、スキャンドライバ領域 13 及びデータドライバ領域 14 を駆動制御する。これにより、表示領域 100 に所望のデータを表示させる。

【0063】

以上のように、本例の電子ペーパー 51 は、ループコイル 31 a, 31 b と、その中心部を貫通する貫通孔 30 a, 30 b とからなる非接触端子を有し、この非接触端子を介して信号の送受信および電力の供給を受ける。ループコイル及び貫通孔の個数は、同図に示されている場合では 2 個であるが、1 個又は複数個設けられていれば問題はない。

【0064】

一方、バインダ 53 側には、電子ペーパー 51 の貫通孔 30 a, 30 b に対応する棒状磁性体 4 a, 4 b が設けられており、この棒状磁性体 4 a, 4 b によって貫通孔 30 a, 30 b を貫通させることにより、閲覧や運搬が可能となる。棒状磁性体 4 a, 4 b には、制御用コイル 3 a, 3 b が巻回されているので、綴じられている各電子ペーパーのループコイルと筐体の制御コイルとの間の電磁誘導を用いることにより、筐体から電子ペーパーへ磁気を介して、給電および両者間での信号の送受信を行う。このような非接触での給電および信号送受信は、例えば特開平 11-039440 号公報に開示されている手法を適用することができる。送受信する信号に、特定の ID コード（識別コード）を含ませることにより、綴じられている複数の電子ペーパーの内の所望の電子ペーパーだけを選択してその内容を書換えることもできる。

【0065】

このようなバインダ型電子ブックにおいては、複数の電子ペーパーを適宜脱着しながら印刷、閲覧、運搬等を行うことができるという効果がある。また、給電

および信号送受信を非接触式で行っているため、電子ペーパーおよび電子ブック筐体部には露出した端子部を必要とせず、したがって可曲性に優れ、あらに信頼性、耐久性に優れたバインダ型電子ブックを提供できるという効果がある。

【0066】

図8は本発明に係るアクティブマトリクス型表示装置の一例である液晶電気光学装置の概略構成を示す図であり、この液晶電気光学装置70は、アクティブマトリクス基板80とカラーフィルタ73とそれらの間の空間74に設けられた液晶材料を主な構成要素として備えている。アクティブマトリクス基板80は、ガラス基板の外側に偏光板75、内側に駆動回路80A、その上に配向膜（図示略）が設けられている。カラーフィルタ73は、ガラス基板72の外側に偏光板71、内側に詳細な図示は略すがブラックマトリクス、RGBカラーフィルタ層、オーバーコート層、透明電極、配向膜の順に積層された構造となっている。下方の偏光板75の外側にはバックライト76が設けられている。

【0067】

また本発明に係る電気光学装置は、前述した本発明に係るアクティブマトリクス基板を用いて製造されたものなので、従来品のアクティブマトリクス基板を用いて製造した電気光学装置と比べコスト低減および品質向上を図ることができる。なお、本実施の形態では、アクティブマトリクス型表示装置として液晶電気光学装置を例示したが、有機エレクトロルミネッセンス装置、電気泳動ディスプレイ装置などの他の電気光学装置に適用することも勿論可能である。また、本発明によれば、微小な素子を最終基板の所定位置に正確に配置することによって基板の曲げに対する追従性が向上し、フレキシブルな基板を用いることによって、しなやかで、軽く、曲げに強いアクティブマトリクス基板を提供することができる。さらに、局面ディスプレイなどの局面を有するアクティブマトリクス基板を提供することもできる。

【0068】

そしてこれらの電気光学装置は、例えば携帯電話等の電子機器に搭載されるので、本発明においては、上記利点を享受された電子機器を提供することができる。

【図面の簡単な説明】**【図 1】**

剥離転写方法の工程図。

【図 2】

素子チップの平面図。

【図 3】

本発明の実施例としての、素子チップの短辺と基板が曲げられる方向とが一致している電子回路の、（a）概観図と（b）素子チップと基板の接着部分の拡大図。

【図 4】

本発明の比較例としての、素子チップの長辺と基板が曲げられる方向とが一致している電子回路の、（a）概観図と（b）素子チップと基板の接着部分の拡大図。

【図 5】

本発明の薄膜素子の製造方法を応用した形態（薄膜トランジスタ回路をそなえた基板、アクティブマトリクス型基板）を示す図である。

【図 6】

本発明を用いて製造される薄膜素子の応用例の第 2 の形態（電子ペーパー）を示す図である。

【図 7】

本発明を用いて製造される薄膜素子の応用例の第 2 の形態（電子ブック）を示す図である。

【図 8】

本発明に係るアクティブマトリクス基板を用いた液晶電気光学装置の概略構成を示す図である。

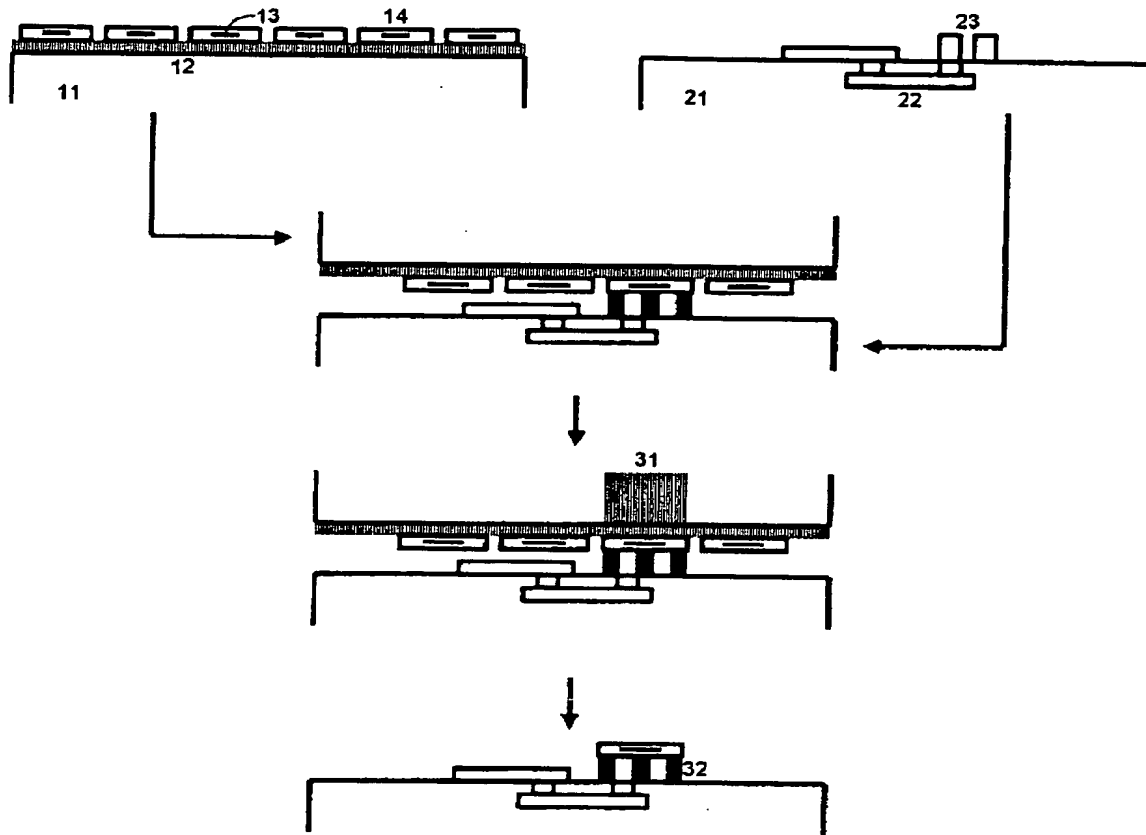
【符号の説明】

- 1 1 第 1 基板
- 1 2 剥離層
- 1 3 機能素子

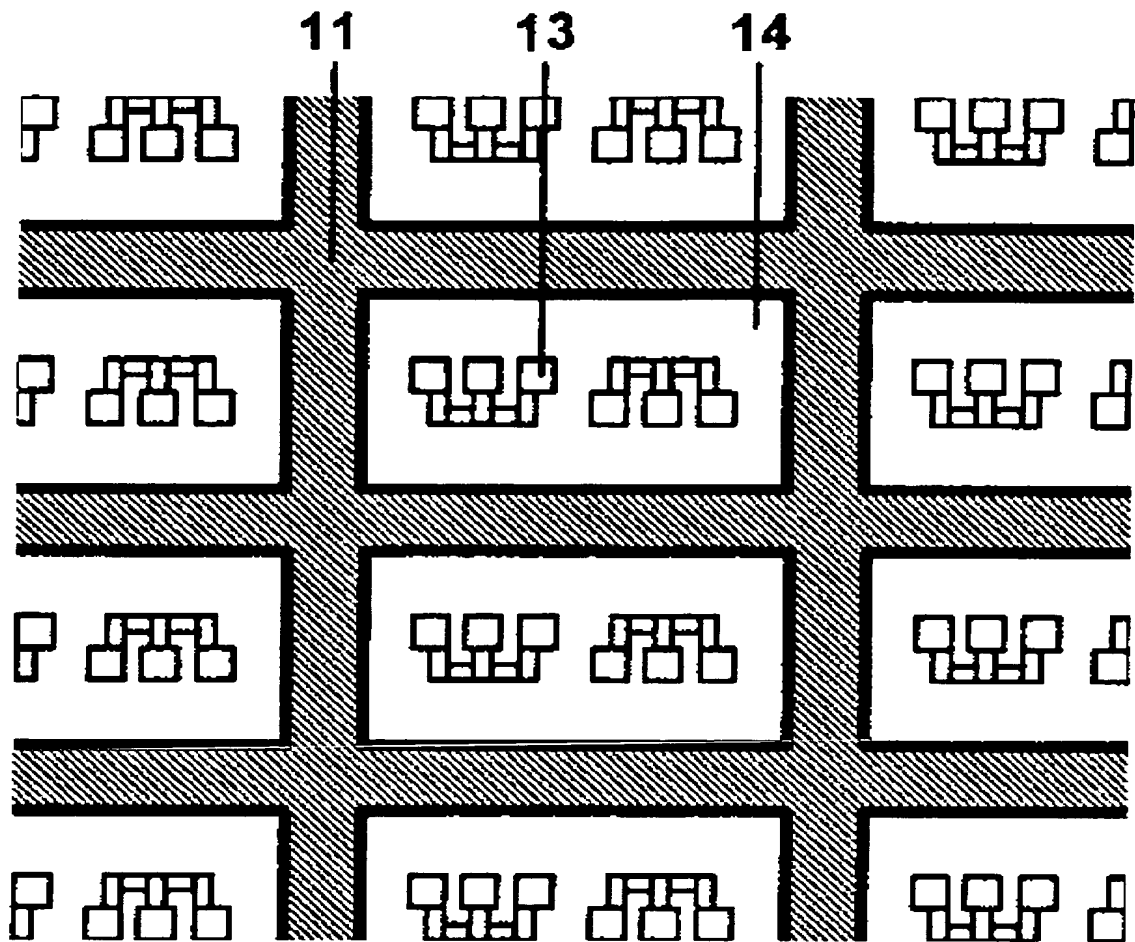
- 1 4 素子チップ
- 2 1 第 2 基板
- 2 2 配線
- 2 3 パッド
- 3 1 レーザー
- 3 2 接着剤
- 5 1 電子ペーパー
- 5 3 バインダ
- 6 0 素子（機能素子）
- 6 1 配線
- 6 2 配線
- 6 3 配線
- 6 4 配線
- 7 0 液晶電気光学装置
- 7 3 カラーフィルタ
- 8 0 アクティブマトリクス基板

【書類名】 図面

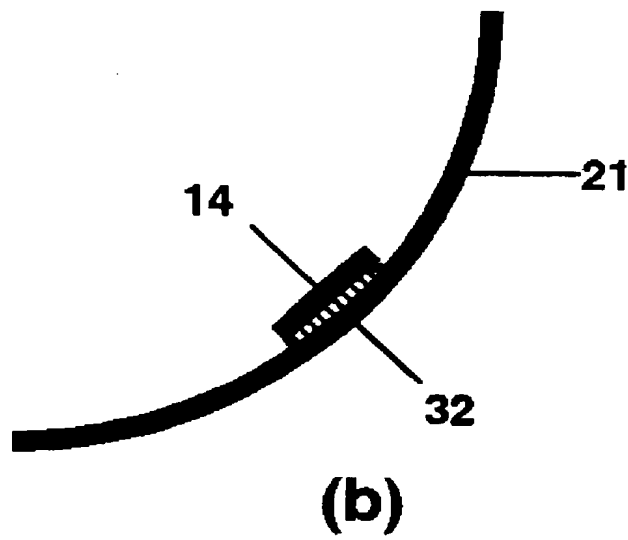
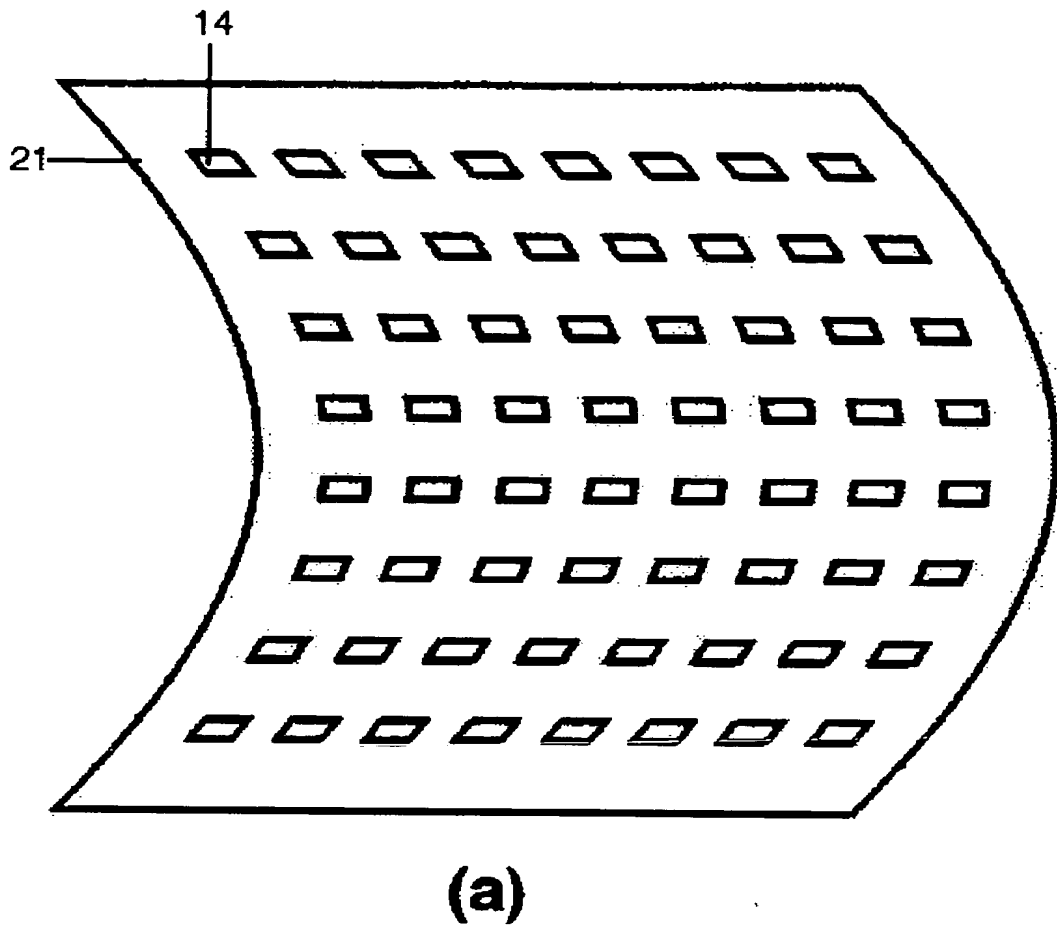
【図 1】



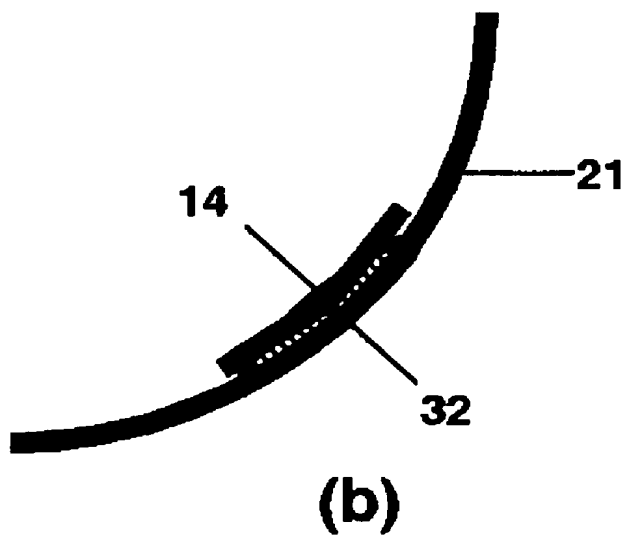
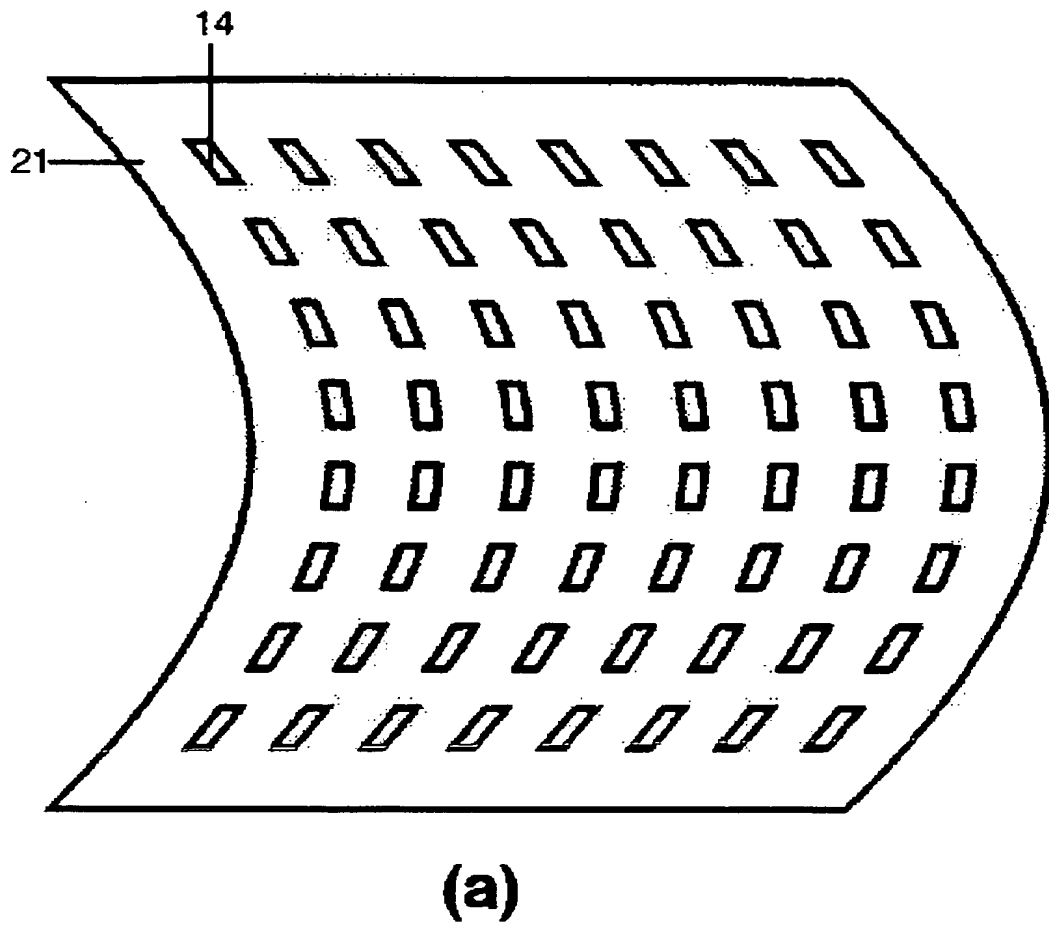
【図 2】



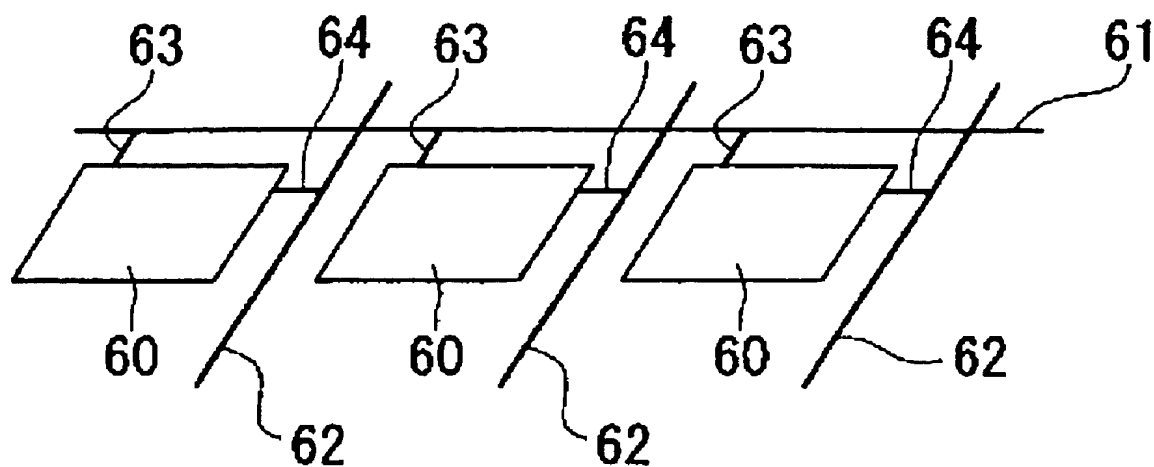
【図 3】



【図 4】

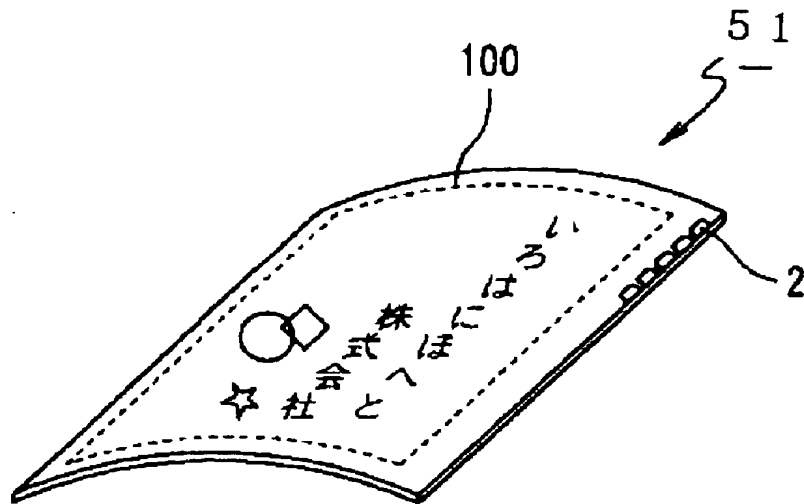


【図 5】

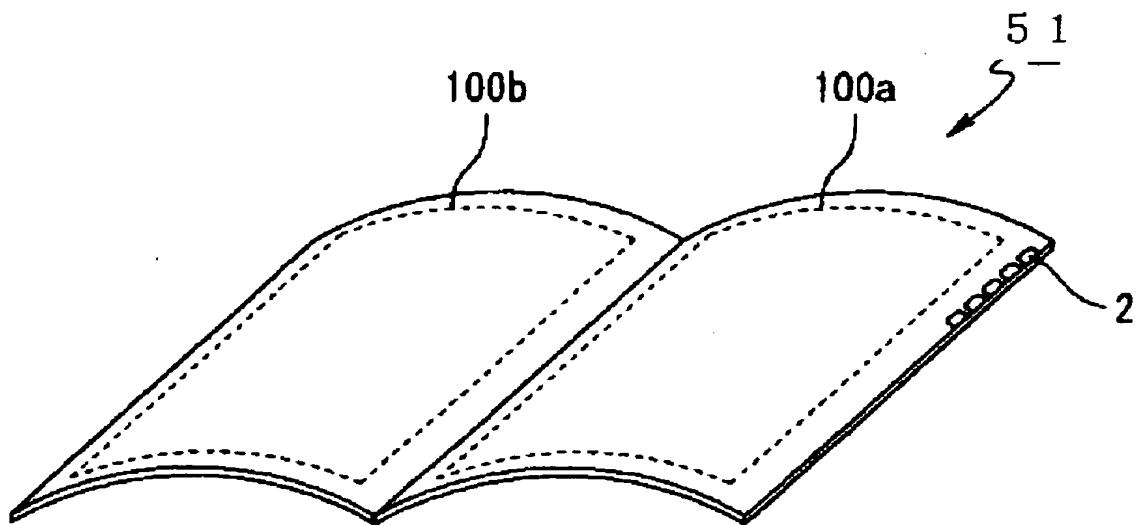


【図 6】

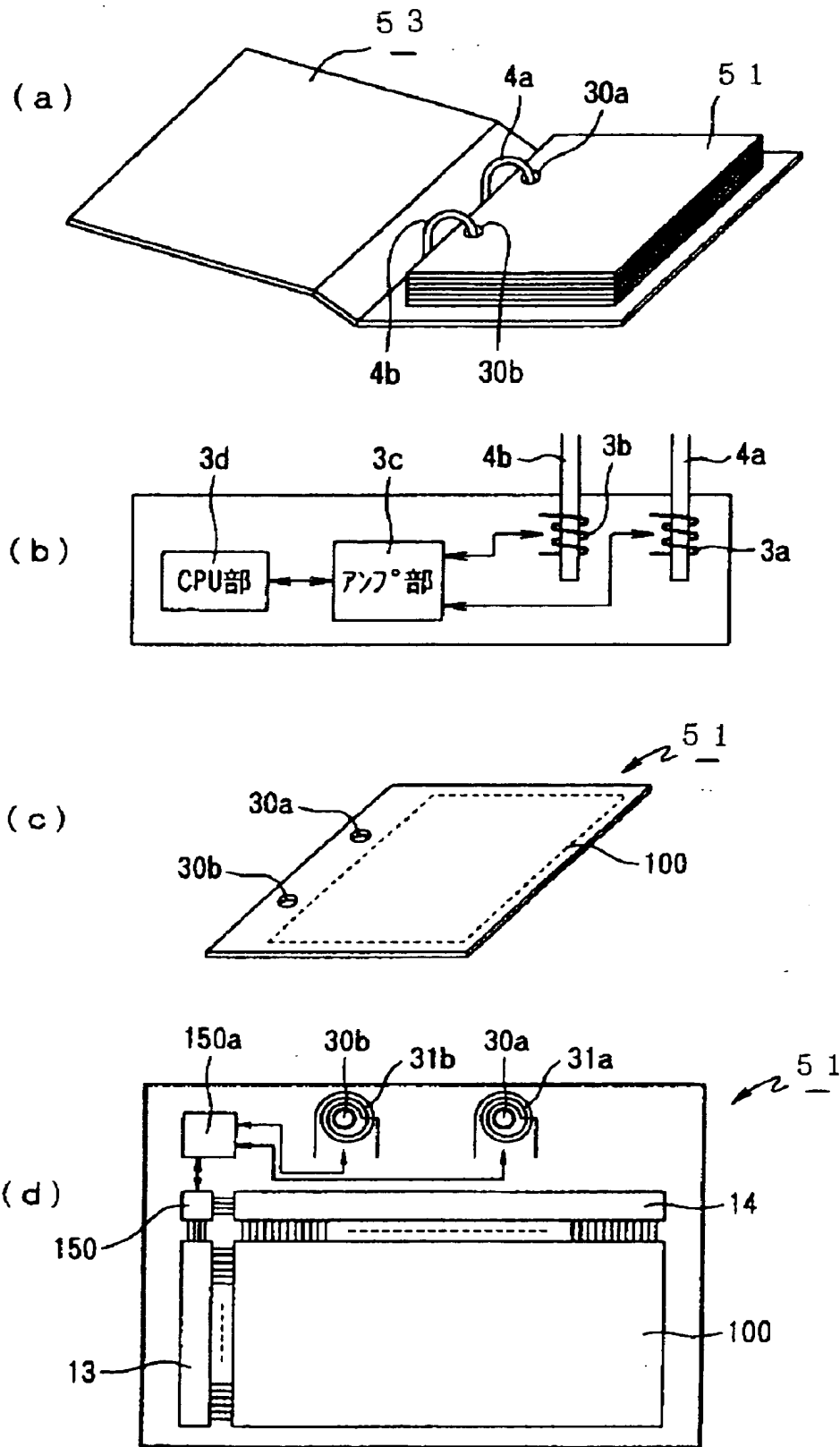
(a)



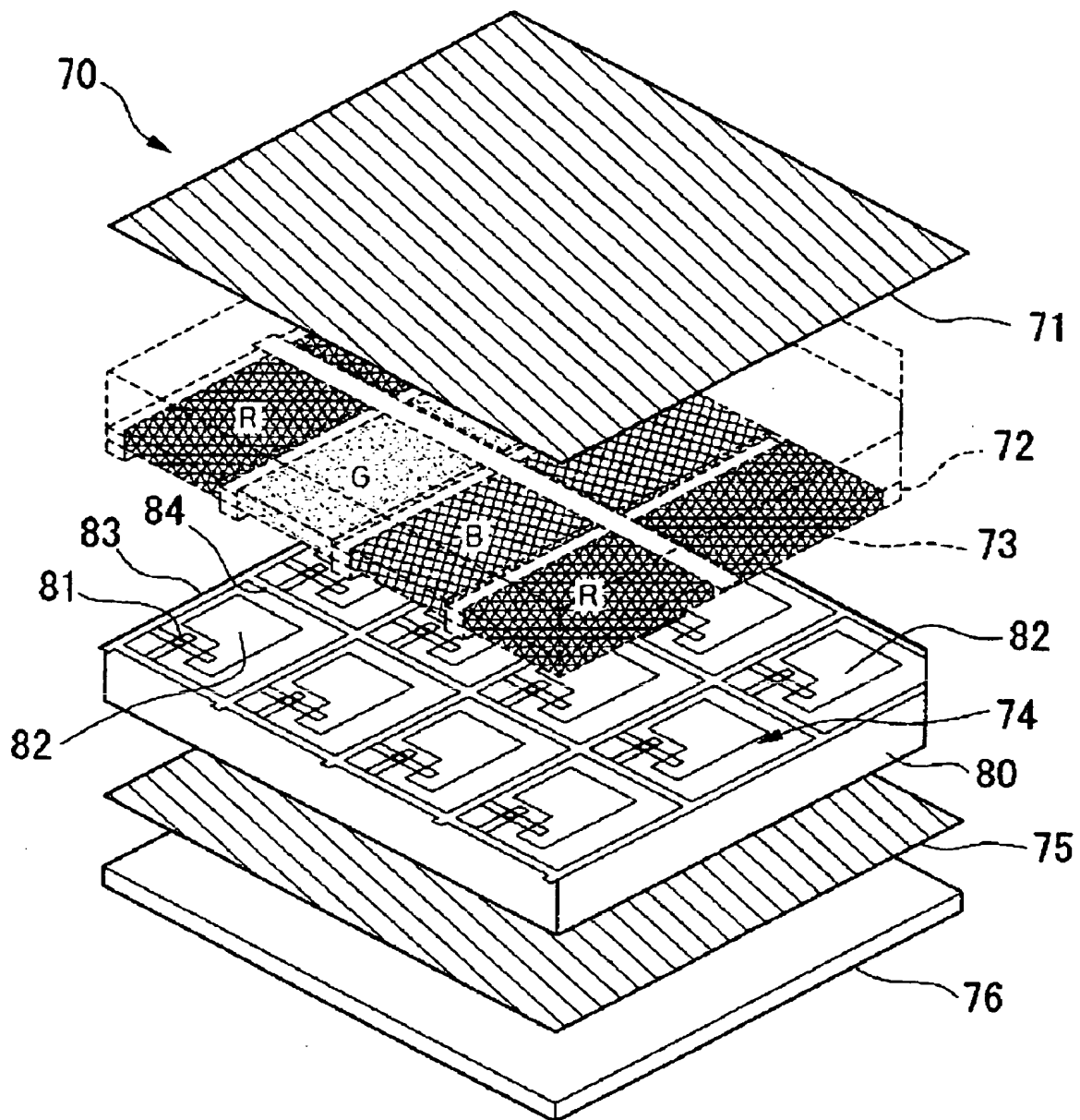
(b)



【図 7】



【図 8】



【書類名】 要約書**【要約】**

【課題】 本発明の目的は、第1基板上に機能素子が形成され、第2基板21上に配線が形成され、第1基板上から機能素子をひとつ以上含む素子チップ14が剥離され、第2基板21上へ転写され、第2基板21が曲げられて使用される、電子回路、また、この電子回路において、機能素子が薄膜トランジスタである薄膜トランジスタ回路、また、この薄膜トランジスタ回路において、薄膜トランジスタをアクティブマトリクス素子として用いることを特徴とする、アクティブマトリクス型表示装置で、第2基板21や配線を可曲なもので形成して、可曲な電子回路や薄膜トランジスタ回路やアクティブマトリクス型表示装置を得る場合に、第2基板21から素子チップ14が剥れてしまったり、素子チップ14が割れてしまったりしないようにすることである。

【解決手段】 素子チップ14が矩形であり、素子チップ14の短辺と、第2基板21が曲げられる方向とが、一致している。

【選択図】 図3

特願 2 0 0 3 - 0 1 9 1 2 6

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 2 3 6 9]

1. 変更年月日

1 9 9 0 年 8 月 2 0 日

[変更理由]

新規登録

住 所

東京都新宿区西新宿 2 丁目 4 番 1 号

氏 名

セイコーエプソン株式会社